



Aula 4

Engenharia de Sistemas Embarcados
 Prof. Abel Guilhermino
 Tópico: Arquitetura de um microcontrolador 8051

UFPE
 Centro de Informática

Cenário: Sistema de Controle de LEDs

Engenharia de Sistemas Embarcados
 Grupo de Engenharia da Computação - CIn / UFPE

Implementação do Sistema Embarcado

Engenharia de Sistemas Embarcados
 Grupo de Engenharia da Computação - CIn / UFPE

Constatações

- Placa simples
- Poucos circuitos integrados
- Elementos principais
 - Memória
 - Circuitos de alimentação
 - Circuitos analógicos
 - Microcontrolador

Engenharia de Sistemas Embarcados
 Grupo de Engenharia da Computação - CIn / UFPE

O que os Microcontroladores Tem?

- Microcontroladores
 - CPU + E/S + Timer(s) [+ ROM] [+ RAM]
 - Desempenho de baixo a moderado
 - Espaço de RAM, ROM e pinos de E/S limitado
 - Disponibilidade de versões com EPROM
 - Poucos chips para implementar um sistema simples
 - Baixo custo para grandes quantidades
 - Ferramentas de desenvolvimento disponíveis a custo razoável

Engenharia de Sistemas Embarcados
 Grupo de Engenharia da Computação - CIn / UFPE

Diagrama de Blocos do 8051

FIGURE 2-1
 8051 block diagram

Engenharia de Sistemas Embarcados
 Grupo de Engenharia da Computação - CIn / UFPE

Portas de E/S do 8051

- Porta 0**
 - Função dual dado/endereço
 - Pinos bidirecionais
- Porta 1**
 - Pinos bidirecionais
- Porta 2**
 - Parte mais significativa do endereço
 - Uso similar a porta 1
- Porta 3**
 - Uso similar a porta 1
 - Usos alternativos
- Pinos especiais**
 - PSEN
 - ALE
 - EA
 - RST

Engenharia de Sistemas Embarcados 7

Portas de E/S do 8051

- Porta 0**
 - Função dual dado/endereço
 - Pinos bidirecionais
- Porta 1**
 - Pinos bidirecionais
- Porta 2**
 - Parte mais significativa do endereço
 - Uso similar a porta 1
- Porta 3**
 - Uso similar a porta 1
 - Usos alternativos
- Pinos especiais**
 - PSEN
 - ALE
 - EA
 - RST

Engenharia de Sistemas Embarcados 8

Portas de E/S do 8051

- Porta 0**
 - Função dual dado/endereço
 - Pinos bidirecionais
- Porta 1**
 - Pinos bidirecionais
- Porta 2**
 - Parte mais significativa do endereço
 - Uso similar a porta 1
- Porta 3**
 - Uso similar a porta 1
 - Usos alternativos
- Pinos especiais**
 - PSEN
 - ALE
 - EA
 - RST

Engenharia de Sistemas Embarcados 9

Portas de E/S do 8051

- Porta 0**
 - Função dual dado/endereço
 - Pinos bidirecionais
- Porta 1**
 - Pinos bidirecionais
- Porta 2**
 - Parte mais significativa do endereço
 - Uso similar a porta 1
- Porta 3**
 - Uso similar a porta 1
 - Usos alternativos
- Pinos especiais**
 - PSEN
 - ALE
 - EA
 - RST

Engenharia de Sistemas Embarcados 10

Portas de E/S do 8051

- Porta 0**
 - Função dual dado/endereço
 - Pinos bidirecionais
- Porta 1**
 - Pinos bidirecionais
- Porta 2**
 - Parte mais significativa do endereço
 - Uso similar a porta 1
- Porta 3**
 - Uso similar a porta 1
 - Usos alternativos
- Pinos especiais**
 - PSEN
 - ALE
 - EA
 - RST

Engenharia de Sistemas Embarcados 11

Portas de E/S do 8051

- Porta 0**
 - Função dual dado/endereço
 - Pinos bidirecionais
- Porta 1**
 - Pinos bidirecionais
- Porta 2**
 - Parte mais significativa do endereço
 - Uso similar a porta 1
- Porta 3**
 - Uso similar a porta 1
 - Usos alternativos
- Pinos especiais**
 - PSEN
 - ALE
 - EA
 - RST

Engenharia de Sistemas Embarcados 12

Portas de E/S do 8051

- Porta 0**
 - Função dual dado/endereço
 - Pinos bidirecionais
- Porta 1**
 - Pinos bidirecionais
- Porta 2**
 - Parte mais significativa do endereço
 - Uso similar a porta 1
- Porta 3**
 - Uso similar a porta 1
 - Usos alternativos
- Pinos especiais**
 - PSEN
 - ALE
 - EA
 - RST

Engenharia de Sistemas Embarcados 13

Circuitos de Porta de E/S

HARDWARE SUMMARY

FIGURE 2-4 Circuitry for I/O ports

Engenharia de Sistemas Embarcados 14

Circuitos das Portas de E/S

Quando usado como I/O Deve-se colocar pull-up. Para controle de memória externa é desnecessário

P1.0 e P1.1 poder ser comprometidos com o timer 2

Gerenciamento de endereço de memória externa

Engenharia de Sistemas Embarcados 15

Funções Alternativas dos Pinos

Endereçável a bit

BIT	NAME	BIT ADDRESS	ALTERNATE FUNCTION
P3.0	RXD	B0H	Receive data for serial port
P3.1	TXD	B1H	Transmit data for serial port
P3.2	INT0	B2H	External interrupt 0
P3.3	INT1	B3H	External interrupt 1
P3.4	T0	B4H	Timer/counter 0 external input
P3.5	T1	B5H	Timer/counter 1 external input
P3.6	WR	B6H	External data memory write strobe
P3.7	RD	B7H	External data memory read strobe
P1.0	T2	90H	Timer/counter 2 external input
P1.1	T2EX	91H	Timer/counter 2 capture/reload

Engenharia de Sistemas Embarcados 16

Circuito Externo para a Porta Serial

Engenharia de Sistemas Embarcados 17

Circuito Externo para a Porta Serial

Figure 9.16 Circuit connection between MCS-51/52 and MAX232E.

Engenharia de Sistemas Embarcados 18

Pinagem no 8051

T2 / P1.0	1	40	VCC
T2EX / P1.1	2	38	P0.0 / AD0
P1.2	3	38	P0.1 / AD1
P1.3	4	37	P0.2 / AD2
P1.4	5	36	P0.3 / AD3
P1.5	6	36	P0.4 / AD4
P1.6	7	34	P0.5 / AD5
P1.7	8	33	P0.6 / AD6
RST	9	32	P0.7 / AD7
RXD / P3.0	10	31	EA
TXD / P3.1	11	30	ALE
INT0 / P3.2	12	29	PSEN
INT1 / P3.3	13	28	P2.7 / A15
T0 / P3.4	14	27	P2.6 / A14
T1 / P3.5	15	26	P2.5 / A13
WR / P3.6	16	25	P2.4 / A12
RD / P3.7	17	24	P2.3 / A11
XTAL2	18	23	P2.2 / A10
XTAL1	19	22	P2.1 / A9
GND	20	21	P2.0 / A8

- XTAL2 e XTAL1: Auxílio para geração do clock
- RST: Pino de reset
- PSEN: Quando o μC vai buscar uma instrução na memória externa coloca PSEN para 0.
- ALE: saída habilitadora do latch de endereço
- EA: Entrada de seleção de memória de programa. Qdo=0 usa apenas externa.
- RXD/TXD: Receptor/transmissor de serial
- INT0/INT1: Interrupção externa 0
- T0/T1: Entrada externa para o timer
- WR: Strobe(sinalizador) de escrita na memória de dados externa.
- RD: Strobe de leitura na memória de dados externa.
- Vcc e GND: É por onde se alimenta o chip

Acessando Memória Externa de Código

Multiplexação de Endereço para Memória Externa

Organização ROM em função do pino EA (Memória de programa)

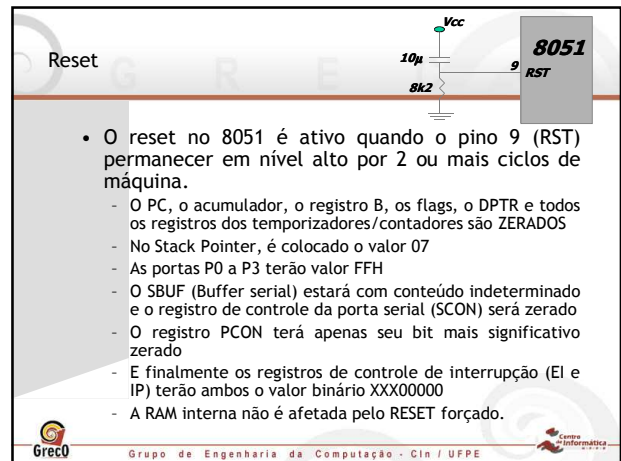
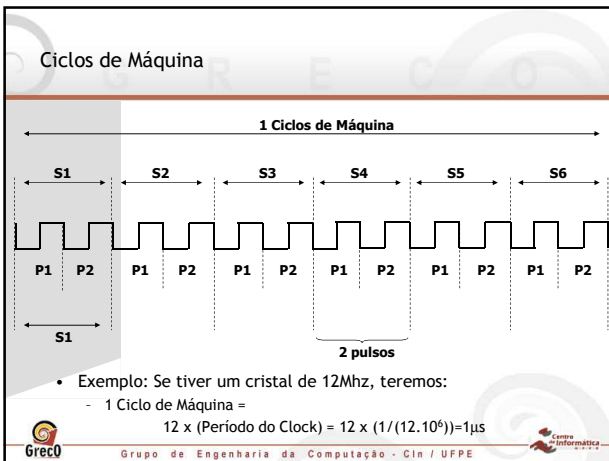
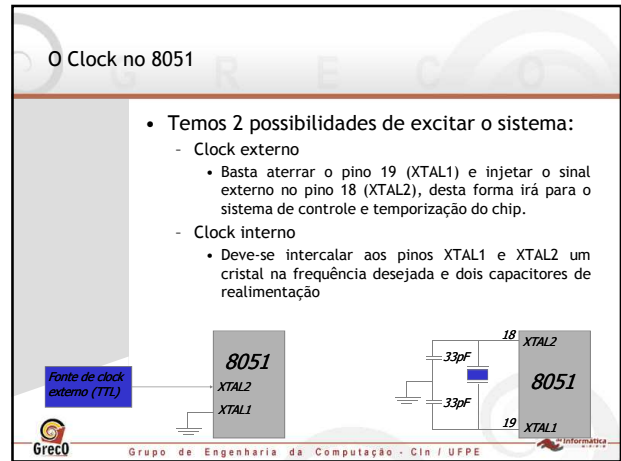
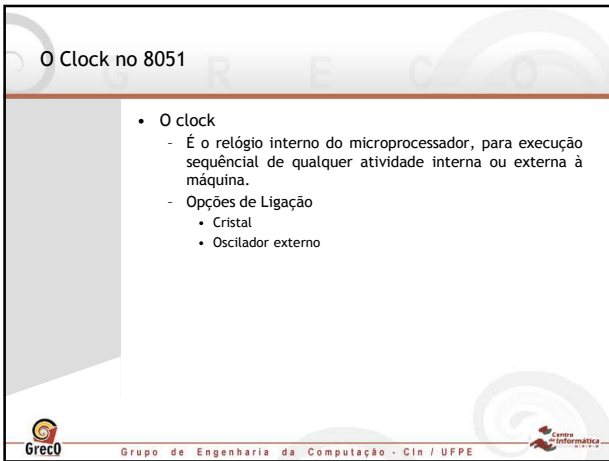
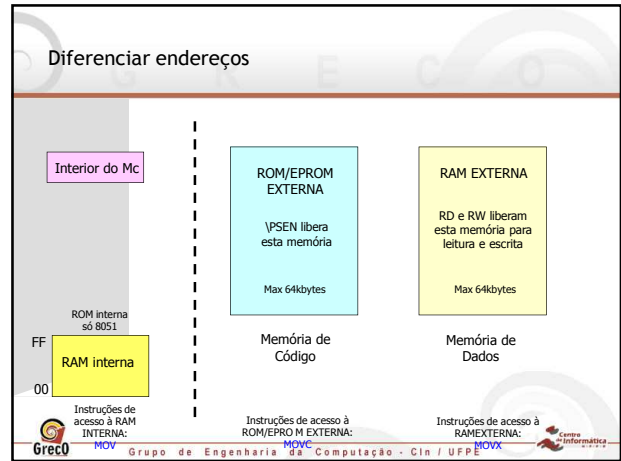
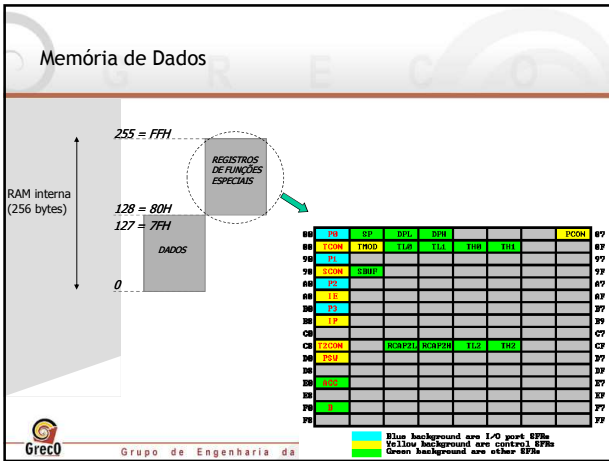
- Se EA=1: O chip irá ler sua ROM/EPROM interna, e após acabar todo o espaço de memória interna, é ra trabalhar automaticamente com a memória ROM/EPROM externa, se ela existir.
- Se o pino EA=0: O microcontrolador só enxerga memórias ROM/EPROM externas.

Memória de Dados

- Tem um espaço de 256 bytes na 8051 para dados na RAM interna.
- Dividido em:
 - Posições da RAM "com apelidos" para seus endereços: dividido em 4 bancos (R0,R1,...,R7).
 - Posições da RAM "sem apelido", ou seja, acessíveis apenas pelo endereço absoluto
 - Registadores de Funções especiais.

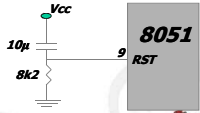
Memória de Dados



- A parte baixa da memória RAM interna está dividida em porções distintas, que incluem:
 - 4 bancos de registradores de 8 bytes cada
 - Uma porção de 16 bytes cujos bits são individualmente endereçáveis pela CPU
 - E o restante da memória que somente pode ser endereçado byte a byte.



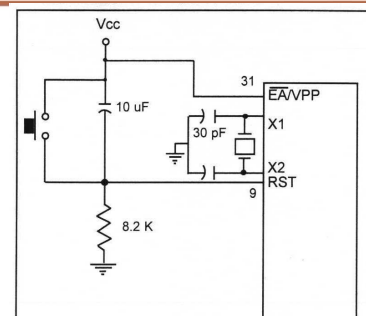
Reset

- Observação
 - Durante o reset, o nível lógico dos pinos é indeterminado, indo a nível lógico 1 após a execução da rotina interna de reset, de tal forma que devemos prever esta situação no projeto do hardware, para evitar acionamento indesejável de qualquer periférico.




 Grupo de Engenharia da Computação - CIn / UFPE
 

Power-On RESET com Debounce





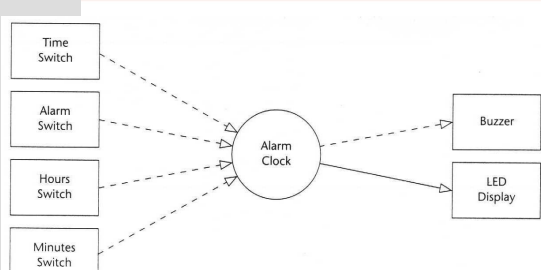

 Grupo de Engenharia da Computação - CIn / UFPE
 

Figure 4-3 (b). Power-On RESET with Debounce

Diagrama de uma aplicação de alarme





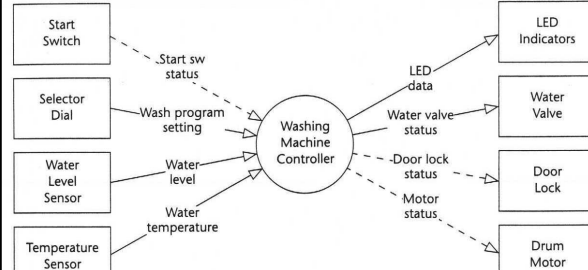



 Engenharia de Sistemas Embarcados 33
 

FIGURE 2.7 A possible context diagram for an alarm clock application

Controlador de Máquina de Lavar




 Engenharia de Sistemas Embarcados 34
 

Atividades

- Lista 1
 - Entrega dia 17/03/2009
 - Documento Impresso (Assinado)
 - Individual


 Engenharia de Sistemas Embarcados 35
 