



Prototipação de Circuitos integrados (Plataformas)

Manoel Eusebio de Lima (mel@cin.ufpe.br)
Centro de Informática - UFPE




O que significam?


ASIC

ASSP

SOC

?

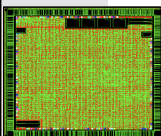

FPGA



Grupo de Engenharia da Computação - CIN / UFPE

Application Specific Integrated Circuit (ASIC)

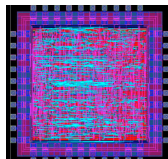

- ASIC
 - É um circuito integrado criado, normalmente concebido e utilizados por uma única empresa em um sistema específico.
 - Qualquer chip customizado é um ASIC, independente de ser analógico, digital ou um mix dos dois.
 - Características:
 - São normalmente projetados e usados para um sistema específico.
 - São muito caros, demandam muito tempo de desenvolvimento e muitos recursos.
 - Em contra partida oferecem um altíssimo desempenho aliado a um baixo consumo de energia.

Grupo de Engenharia da Computação - CIN / UFPE

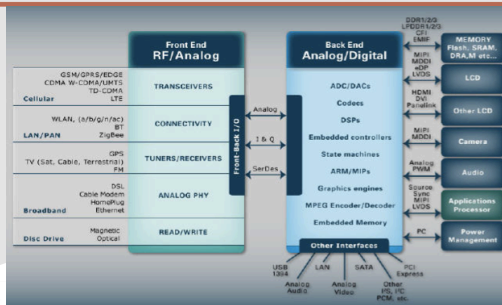
Application Specific Standard parts (ASSP)

- ASSPs são circuitos integrados projetados e implementados exatamente da mesma forma que ASICs.
- A única diferença é que um ASSP é um dispositivo de propósito mais geral e é usado por diferentes sistemas em diferentes projetos.
- Exemplo:
 - um chip de interface USB
 - Um chip de interface HDMI





Grupo de Engenharia da Computação - CIN / UFPE

ASSP / ASIC Aplicações



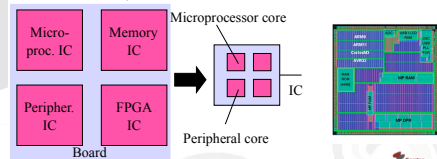
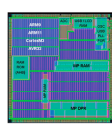

<http://www.ti.com/webref/published/ASSP00pt>



Grupo de Engenharia da Computação - CIN / UFPE

System-on-Chip (SOC)

Um SoC é um chip de silício que contém um ou mais núcleos de processadores - microprocessadores (MPU) e/ou microcontroladores (MCUs) e/ou processadores de sinal digital (DSPs) - juntamente com memória on-chip, aceleradores de funções em hardware, etc. Uma maneira de olhar para isso é que, se um ASIC contém um ou mais núcleos do processador, então é um SoC. Da mesma forma, se um ASSP contém um ou mais núcleos do processador, então é um SoC.

Grupo de Engenharia da Computação - CIN / UFPE

System-on-chip (SOC)

Greco Grupo de Engenharia da Computação - CIn / UFPE

System-On-Chip

- Uso de núcleos de processadores (cores)
- Baixo custo de fabricação em série
- Alta qualidade
- Diminuição de defeitos de montagem e fabricação em gerat
- Baixa potência consumida
- Pequeno tamanho
- Alta velocidade

Greco Grupo de Engenharia da Computação - CIn / UFPE

ASSP x ASIC x SOC

Podemos ver ASIC e ASSP como sendo um super termo que abrange SoC, ou podemos considerar o SoC como sendo o termo super porque inclui tudo em um ASIC (ou ASSP), juntamente com um ou mais núcleos de processadores.

http://www.eetimes.com/author.asp?section_id=36&doc_id=1322854&pid=mspage-5&mpg

Greco Grupo de Engenharia da Computação - CIn / UFPE

Tecnologia: SoC's (System on Chip)

Greco Grupo de Engenharia da Computação - CIn / UFPE

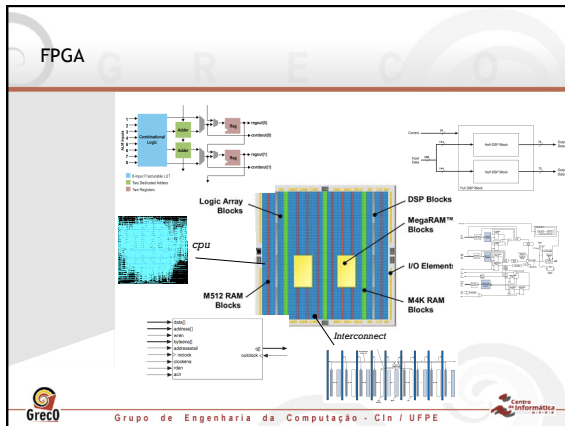
Tecnologia: SoC's (System on Chip)

Greco Grupo de Engenharia da Computação - CIn / UFPE

Field Programmable Gate Array (FPGA)

- É um dispositivo semiconductor que pode ser customizado/configurado logicamente, de acordo com a aplicação do usuário.
- Criado pela Xilinx Inc. em meados da década de 1980, o FPGA é composto basicamente por três tipos de componentes: blocos de entrada e saída (IOB), blocos lógicos configuráveis (CLB) e chaves de interconexão (switch Matrix).
- Atualmente os FPGAs comportam IPs de alta complexidade, como *hard-cores*, tais como CPUs, módulos de DSP, transceivers, etc.

Greco Grupo de Engenharia da Computação - CIn / UFPE



System Level Design

Tendências e Oportunidades

Logo: Greco (GRUPO DE ENGENHARIA DA COMPUTAÇÃO)

System Level Design: Módulos de Propriedade Intelectual

- Componentes Comerciais "off-the-shelf" (COTS)
 - IC's pré-projetados e pré-fabricados
 - Implementam general-purpose processors (GPP)
 - Reduz tempo de projeto/depuração
 - Facilidade de aquisição
- System-on-a-chip (SOC)
 - Todos os componentes do sistema implementados em um único Chip
 - Muda forma de negócio:
 - Como Propriedade Intelectual e não como IC
 - SOC construído pela integração de múltiplas descrições

The diagram shows an IP-core library containing various cores like ProcessorA, ProcessorB, and ProcessorX. These cores are integrated into a processor on a board, which also includes memory and peripheral components.

Projetos de sistemas baseado em plataformas

- Projeto a nível de sistema
 - descreve um sistema sobre componentes de hw/sw e os implementar automaticamente.
 - Aspectos importantes
 - Linguagem de sistemas (SystemC, ADA, handel-C?)
- Projeto baseado em plataforma
 - projeto baseado na agregação de IP-cores
 - solução viável no momento

The screenshot shows a software interface for system design, displaying various components like CPU, DSP, and various controllers (e.g., USB 2.0, Ethernet, PCI-E) and their interconnections.

Plataforma de projeto baseada em IP

- Plataforma contém:
 - Núcleo
 - CPU e DSP
 - Hardware é fixo
 - Software Programável
- Periféricos:
 - Próximos do núcleo da CPU:
 - IP para completar o núcleo
 - Parametrizável, configurável
 - Não depende de um barramento (bus) genérico
 - Distantes do núcleo da CPU:
 - Blocos de funções compatíveis com um barramento específico

The diagram shows a central core with CPU and DSP, connected to various peripherals like MP3, USB, UART, GPS, and Bluetooth. The core is connected to a bus, which then connects to the peripherals.

Projetos Baseados em Plataforma e IP-cores

The diagram shows a detailed system architecture. It includes a CPU and DSP connected to a System Bus. The System Bus connects to various IP blocks like Application Specific Logic, IP Core, and IP Blocks. The Peripheral Bus connects to various peripheral components like ROM, RAM, Flash, Bridge, and various controllers (e.g., USB 2.0, Ethernet, PCI-E, FireWire, SATA, IDE, SATA, IDE, SATA, IDE).

Projetos Baseados em Plataforma e IP-cores

Percentual de reuso

50% 80% 95%

2000 2005 2010

Crescimento de IP-cores, Memória e SW

Grupo de Engenharia da Computação - CIn / UFPE

Tipos de IP-cores

- Soft core**
 - Descrição Comportamental sintetizável (HDL)
 - **Independente da tecnologia**
 - **Pode ser otimizado para a aplicação**
 - **Requer mais esforço de projeto**
 - **Pode não funcionar em tecnologia não testada**
 - **Não é otimizado**

Grupo de Engenharia da Computação - CIn / UFPE

Tipos de IP-cores

- Soft core**
 - Descrição Comportamental sintetizável (HDL)
 - Independente da tecnologia
 - Otimizado para a aplicação
 - Requer mais esforço de projeto
 - Pode não funcionar em tecnologia não testada
 - Não é otimizado
- Firm core**
 - Descrição estrutural (HDL)
 - Alguma reconfigurabilidade
 - **Otimização limitada**
 - **Melhor previsibilidade e facilidade de uso**

Grupo de Engenharia da Computação - CIn / UFPE

Tipos de IP-cores

- Soft core**
 - Descrição Comportamental sintetizável (HDL)
 - Independente da tecnologia
 - Otimizado para a aplicação
 - Requer mais esforço de projeto
 - Pode não funcionar em tecnologia não testada
 - Não é otimizado
- Firm core**
 - Descrição estrutural (HDL)
 - Alguma reconfigurabilidade
 - Otimização limitada
 - Melhor previsibilidade e facilidade de uso
- Hard core**
 - Descrição Física
 - Fornecido em variedade de formatos de layout
 - **Facilidade de Uso**
 - **Previsibilidade**
 - **Depende da tecnologia**

Grupo de Engenharia da Computação - CIn / UFPE

Reuso de IP-cores: Desafios

- Padronização de Interfaces e de Documentação
 - VSIA / OCP-IP
- Métricas para Certificação e Qualificação dos IP's
 - RMM e VSIA
- Padronização para Transferência (Classificação)
 - Spirit

Grupo de Engenharia da Computação - CIn / UFPE

Metodologia para o Projeto de IP-cores

Grupo de Engenharia da Computação - CIn / UFPE

Mercado de IP-cores: Desafios

- Novo modelo de Negócio
 - Passado
 - Vendedores vendem IC aos projetistas
 - Projetistas tem que adquirir cópias adicionais
 - Não era possível copiar do original
 - Presente
 - Vendedores podem comercializar IP's
 - Projetistas podem usar tantas cópias quanto necessário
- Modelos de Preços
 - Modelo baseado em Royalty
 - Similar ao modelo de IC
 - Projetista paga por cada modelo adicional
 - Modelo de Preço Fixo
 - Um preço por IP independente do número de cópias
 - Outros modelos

Proteção de IP

- Passado
 - Cópia ilegal muito difícil
 - Engenharia reversa requeria esforço enorme
 - Cópia acidental não era possível
- Presente
 - IP-cores são vendidos em formato eletrônico
 - Cópia deliberada/acidental facilitada
 - Proteção se faz necessária
 - Contratos para cópia/distribuição
 - Técnicas para proteção da Propriedade

Novos desafios para usuários de IPs

- Licença
 - Mais difícil do que comprar um IC
 - Muitos contratos estabelecem modelo de preço e proteção
 - Assistência jurídica
- Esforço extra de projeto
 - Especialmente para soft cores
 - Devem ser sintetizados e testados
 - Diferenças mínimas pode causar problemas
- Verificação é mais difícil
 - Teste extensivo para soft cores sintetizados e soft/firm cores mapeados a tecnologia particular
 - Tempo e potência podem variar entre implementações
 - Verificação é crítica
 - IP-cores produzidos como IC
 - Não se pode substituir IP-core ruim

System Level Design: Projetos Baseados em Plataforma

- Projetista inicia com modelo referência de plataforma (modelo de simulação)
- Projetista desenvolve aplicação
- Mapeamento da aplicação na arquitetura
- Análise de métricas
- Ajustes:
 - mapeamento
 - aplicação
 - Arquitetura
- Ajustes na Plataforma
 - Maturidade das ferramentas de síntese/compiladores
 - IP's podem ser ajustados
- Refinamento continua até que implementação desejada seja obtida

Como funciona projeto baseados em plataformas?

Projetos Baseados em Plataforma: Desafios

- Desafios
 1. Seleção de plataformas
 2. Ajuste da plataforma
 3. Projeto de plataforma
- Necessidades
 1. Biblioteca de modelos de processadores, barramentos, memórias
 2. Mecanismo de especificação de plataformas
 3. Ambiente de simulação
 4. Benchmarks

Projetos Baseados em Plataforma: Desafios

- Desafios
 1. Selecionar plataforma
 2. Ajuste da Plataforma
 3. Projeto de plataforma
- Necessidades
 1. Mecanismos de especificação de componentes
 2. Mecanismos de geração automática de simuladores
 3. Geração de Ferramentas de compilação
 4. Mecanismos de análise

Greco Grupo de Engenharia da Computação - CIn / UFPE

Projetos Baseados em Plataforma: Desafios

- Desafios
 1. Selecionar plataforma
 2. Ajuste da plataforma
 3. Projeto de plataforma
- Problemas
 1. Biblioteca de IP-cores dos componentes validados
 2. Ferramentas de síntese e simulação

Greco Grupo de Engenharia da Computação - CIn / UFPE

Exemplo de plataforma

Storage: IDE, SATA, FireWire, RAID, USB, SD, MMC, CE-ATA, etc.

Network: SDIO/SPI, Bluetooth, LAN, PCI, USB Hub, etc.

Video: SDIO/SPI, PCI, Display, Synthesizers, TVOUT, etc.

Other: EMI/Security, Security ID, Custom, GPIO, etc.

Application Processors: Real-time, ARM, Marvell, Renesas, etc.

Greco Grupo de Engenharia da Computação - CIn / UFPE

Plataforma baseada em arquitetura PC

CPU, memory, DMA controller, timers, bus interface, I/O, high-speed bus, low-speed bus.

Wayne Wolf Princeton University Greco Grupo de Engenharia da Computação - CIn / UFPE

Motorola Envoy hardware architecture

PCMCIA, 1 MB DRAM, 4 MB flash, audio, modem, 68439 CPU, infrared, power supply, A/D, touchscreen.

Magicbus+, Astro system ASIC.

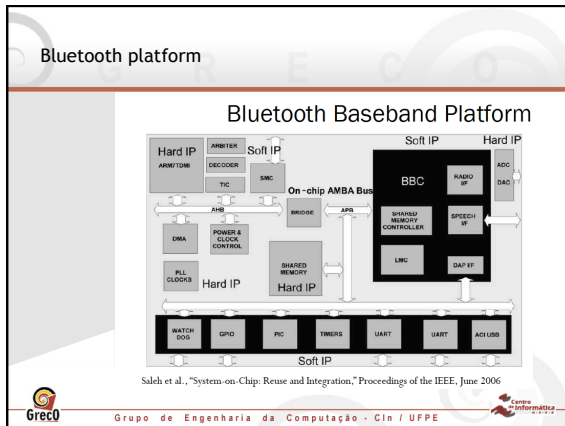
Design Automation for Embedded Systems

Wayne Wolf Princeton University Greco Grupo de Engenharia da Computação - CIn / UFPE

Apple Newton hardware architecture

ARM 610, ROM, RAM, RunT ASIC, LCD, speaker, serial I/F, A/D, tablet.

Wayne Wolf Princeton University Greco Grupo de Engenharia da Computação - CIn / UFPE



Altera - Excalibur

Altera - Excalibur™ ARM-Based Family

- Industry-standard ARM922T 32-bit RISC processor core operating at up to 200 MHz
 - Memory management unit (MMU) included
- Builds upon features of the APEX 20KE family, with up to 1,000,000 gates
 - Harvard cache architecture with separate 8-Kbyte instruction and 8-Kbyte data caches
 - Internal single-port and dual port SRAMs
 - External SDRAM
 - External flash memory
 - Several on-chip peripherals including ETM9 embedded trace module, interrupt controller, UART, timer, and watchdog timer

- ### Conclusões
- Tendências na área de Sistemas Embarcados
 - Projetos Nível de Sistema
 - Desenvolvimento de IP-cores de qualidade
 - Aplicação específica
 - Agregação de valor
 - Outsourcing (terceirização)
 - Desenvolvimento de plataformas de simulação
 - Modelos em alto nível de abstração
 - Mecanismos de análise
 - Suporte a software embarcado
 - Desenvolvimento de soluções
 - Plataformas
 - Software embarcado

Fluxo de projeto
Hardware

