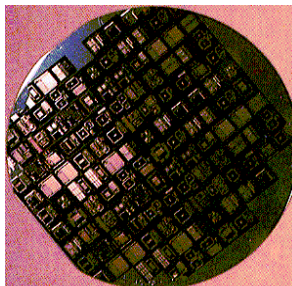


## Estilos de Projeto (layout)



Manoel Eusebio de Lima

## Como Implementar meu chip em silício?



CIn-UFPE/GRECO

## Prototipação de Circuitos Integrados digitais VLSI



O que vem a ser prototipação de circuitos integrados?

É o processo de desenvolvimento de um circuito no qual o hardware é totalmente implementado, representando o resultado de todo o processo de síntese e análise aplicado as especificações fornecidas pelo projetista.

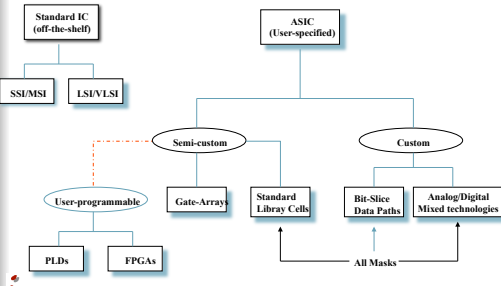
CIn-UFPE/GRECO

## Considerações para prototipação

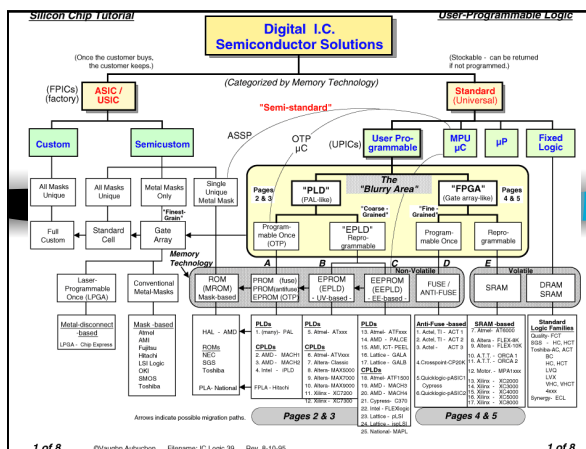
- Estimativa do tamanho do chip a ser implementado;
- custo no desenvolvimento do chip;
- custo do chip produzido, o que ajudaria o projetista a pensar sobre a tecnologia a ser usada no projeto;
- que empresa (silicon foundry) seria usada para implementar o chip?
- ferramentas disponíveis pelo fabricante (síntese, teste, etc);
- que tecnologia? CMOS, GaAs, 45nm, 22nm ;
- que estilo de projeto: full-custom, standard-cell, gate-array, FPGA?
- ..... etc.

CIn-UFPE/GRECO

## Estilos de Projetos (layout)



CIn-UFPE/GRECO



1 of 8

©Vanguard-Archonch. Filename: IC.Logic.39 Rev. 8-10-95

1 of 8

## Estilos de Projeto

- Estilo de projeto diz respeito a classe de estrutura física de circuitos usada na confecção final de um determinado chip(Ci).
- Estilos de Projetos
  - Totalmente customizado (Full-custom)
  - Macro-célula (Macrocell)
  - Célula padrão (Standard-Cell)
  - Gate Array -
    - Máscara
    - Programável (Programmable array)

## Full-custom

- Neste estilo de layout toda a especificação da geometria das máscaras para confecção do circuito integrado é feita quase que ainda totalmente auxiliada pelo projetista.
- O projetista tem total controle na colocação de blocos lógicos, transistores e suas conexões através de uma ferramenta de layout.

## Full-custom

- Principais Características
  - Muito da geometria é feita manualmente
  - É possível controlar largura/comprimento de transistores
  - A forma do layout do chip pode ser facilmente controlada
  - Circuitos Digitais e Analógicos
  - Simulação a nível de transistores
  - Projetos de alta densidade
  - Todos os níveis são customizados
  - Alta performance
  - Tempo longo de projeto

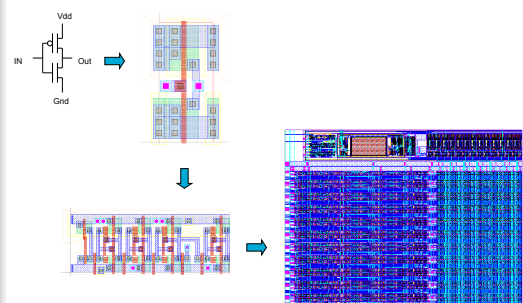
## Full-custom - Vantagens

- Maior integração com menor área em silício, devido ao refinamento do processo de produção do layout do circuito integrado.
- Otimização da área e da performance do projeto.

## Full-custom - Desvantagens

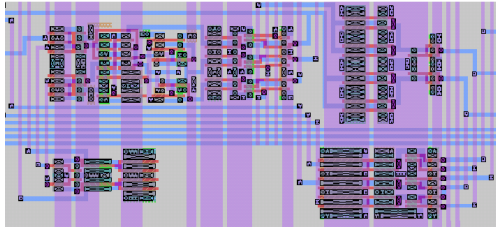
- Alto custo no processo de confecção do projeto.
- Exigência da disponibilidade de um excelente editor de layout, devido a necessidade da definição e confiabilidade do projeto.
- Proibitivo para circuitos os quais não serão produzidos em larga escala.

## Full custom

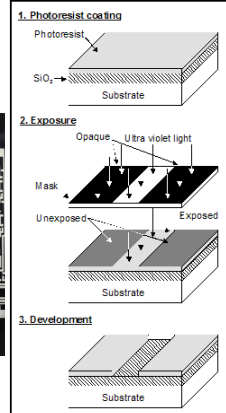
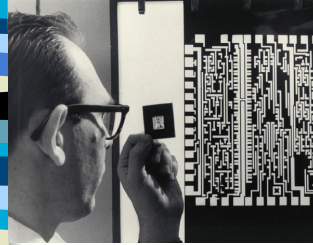


## Full-custom - Circuito Integrado

Exemplo: multiplicador - 1.0  $\mu\text{m}$  - 2 metais

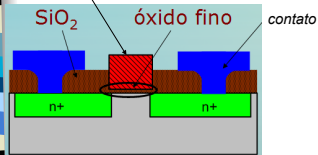


## Máscaras

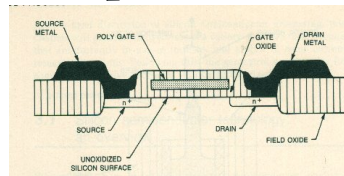
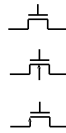


## Transistor nMOS

Polissilício



Simbologia



## Standard-cell

- Standard-cell ou polycell é idêntico ao processo no qual nós trabalhamos com componentes SSI e MSI. A única diferença é que ao invés de trabalharmos com componentes já encapsulados (off-the-shelf), nós selecionamos componentes de uma biblioteca de células.
- Estas células são por sua vez não colocadas em uma placa de circuito impresso (PCB) convencional, mas em silício.
- Características:
  - As células são todas customizadas pelo vendedor
  - Todos os níveis são customizados
  - Projeto digital com possibilidade de uso de células analógicas
  - Simulação a nível de gate (porta lógica)
  - Média densidade de integração
  - Médio desempenho (área x tempo)
  - Tempo de projeto bem menor que full-custom (médio)

## Standard-cell

- A biblioteca standard-cell, em geral, oferece células de baixa complexidade.
- Estas células apresentam em geral a mesma altura, podendo no entanto possuir diferentes larguras.
- Exemplos de células
  - NAND de duas entradas
  - Flip-flops tipo D, tipo T
  - multiplexadores 2-1, etc

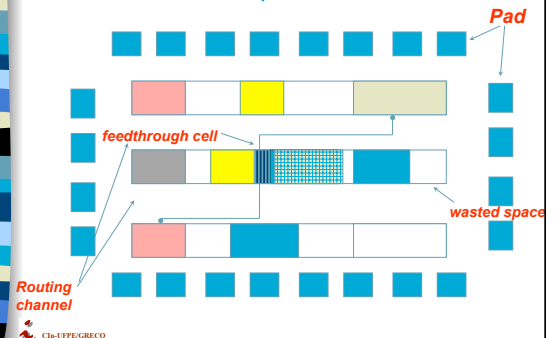
## Standard-cell - Vantagens

- Implementação rápida de circuitos desde que as células já estão definidas nas bibliotecas.
- Fácil posicionamento das células, desde que as mesmas serão colocadas em filas já definidas.
- Implementação
  - Localização das células nas respectivas filas.
  - Interconexão das redes do circuito via canais de roteamento e "feedthrough cells".

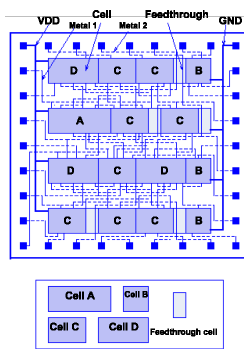
## Standard-cell - Desvantagens

- Pouca flexibilidade no posicionamento das células.
- Necessidade de canais para roteamento entre as células.
  - Estes canais podem ter largura variável.
- Assim como full-custom, a implementação do layout de standard-cells requerem todos os passos de processamento do silício.

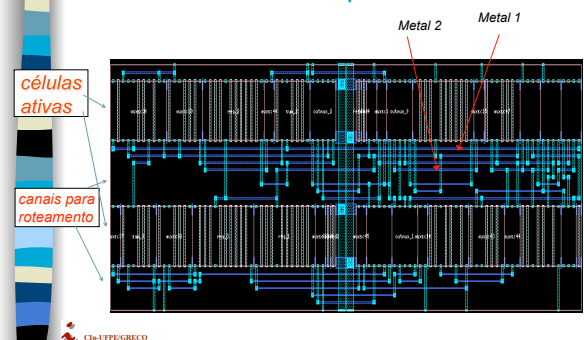
## Standard-cell - layout



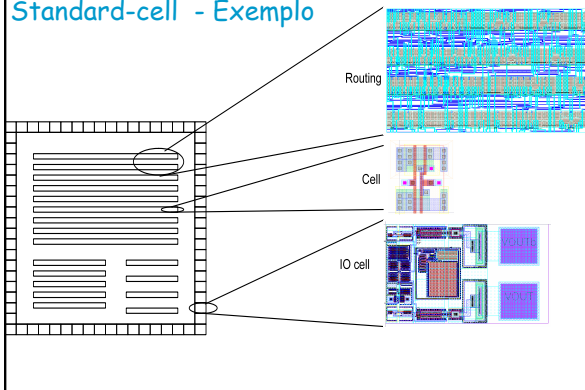
## Standard-cell - layout



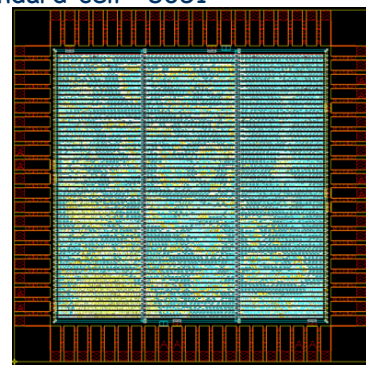
## Standard-cell - Exemplo



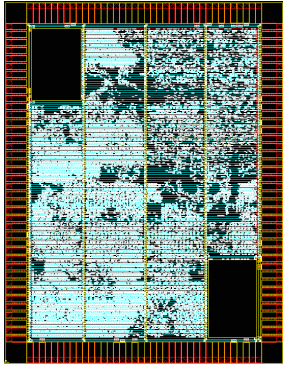
## Standard-cell - Exemplo



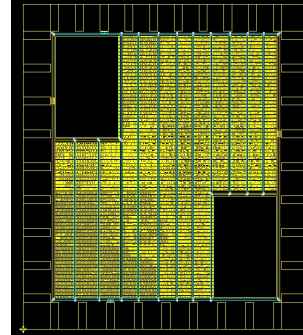
## Standard-cell - 8051



### Standard-cell - MPEG4



### Standard-cell - MP3



### Macrocell (Macroblock)

- Macrocell ou building block representa uma classe de layout mais flexível que a Standard-cell. As macrocells podem apresentar diferentes formas (altura e largura).
- Características:
  - As macrocells são feitas customizadas pelo vendedor em todos os níveis
  - Possuem alta densidade de integração
  - Alto desempenho (performance)
  - Tempo pequeno de projeto
  - São ideais para projetos de "System-on-chip"
  - Permitem uso de blocos digitais e analógicos no mesmo projeto
  - Blocos customizados e armazenados em bibliotecas: memória RAM, somadores, multiplicadores, processadores, ...

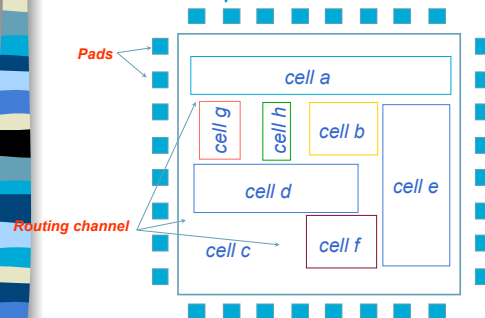
### Macrocell - Vantagens

- Sem restrições quanto as dimensões das células, as células não precisam mais serem colocadas em arquiteturas baseadas em filas, dando assim maior flexibilidade ao projeto dos circuitos.
- Devido a flexibilidade de dimensões, as células podem ser melhor ajustadas no espaço de silício e assim possibilitar menos perda de espaço e portanto melhor performance.

### Macrocell - Desvantagens

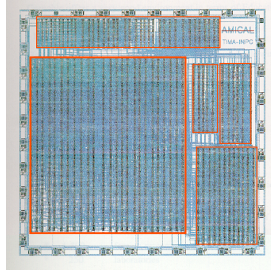
- Difícil ajuste no posicionamento das células e roteamento das redes do circuito.
- Necessidade de ferramentas para confecção do floorplanning para geração de um bom layout final.
- Este estilo, assim como full-custom e standard cells, é extremamente dependente da tecnologia a qual as células são implementadas. Assim para passarmos de uma tecnologia 45nm para 20nm, precisaríamos re-desenhar toda a biblioteca em uma nova tecnologia.

### Macrocell - layout



## Macrocell

Exemplo: Processador



## Gate Array

■ Este estilo de projeto semi-cutomizado (semi-custom) é caracterizado pela repetição sistemática de células em uma região mono ou bidirecional, as quais são customizadas pela adição ou deleção de contatos por diferentes níveis de máscaras (metalização) para a implementação da lógica dos circuitos.

### ■ Características:

- A customização é feita apenas na metalização
- Os arrays possuem tamanho fixo pré-determinado
- Possuem bibliotecas de células (AND, Flip-Flops, etc)
- Simulação feita a nível de portas lógicas
- Média densidade de integração
- Médio desempenho (performance)
- Tempo de projeto pequeno

## Gate Array - MPGA

### ■ Estilos

- Gate Array (MPGA)
- Array programável (PLD, FPGA)

■ No projeto de sistema em gate arrays o projetista deve estabelecer apenas como as portas ou transistores serão conectados (metalização) a fim de que se possa obter o circuito desejado (personalizar o circuito).

■ A colocação do metal para personalizar o circuito é feito através de um processo de fabricação em uma *Silicon foundry* através de máscaras especiais que vão estabelecer os pontos exatos por onde devem trafegar as conexões (redes).

## Gate Array - MPGA - Vantagens

■ Como toda a personalização do circuitos é idêntico para os demais, a multiplicação de circuitos é simples desde que a máscara de metalização é única. Isto implica em um curto espaço de tempo na fabricação de chips neste estilo.

■ Gate-array também conhecido por MPGAs (Mask Programmable Gate Arrays), são interessantes para confecção de chips específicos (ASICs) com médio volume de produção.

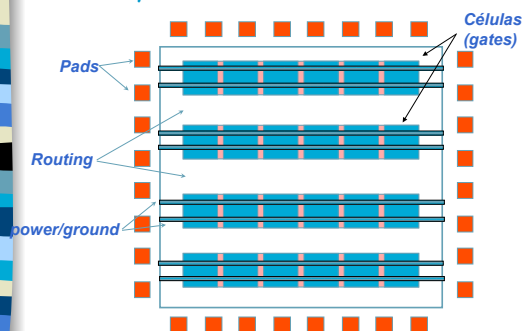
## Gate Array - MPGA - Desvantagens

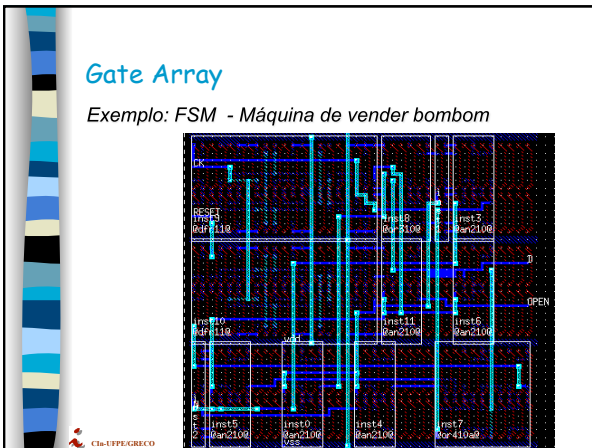
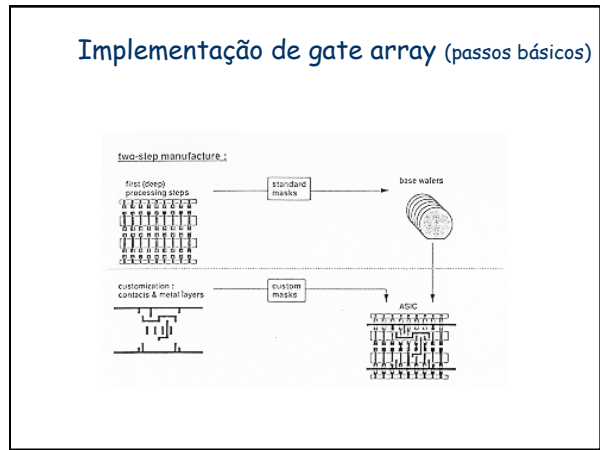
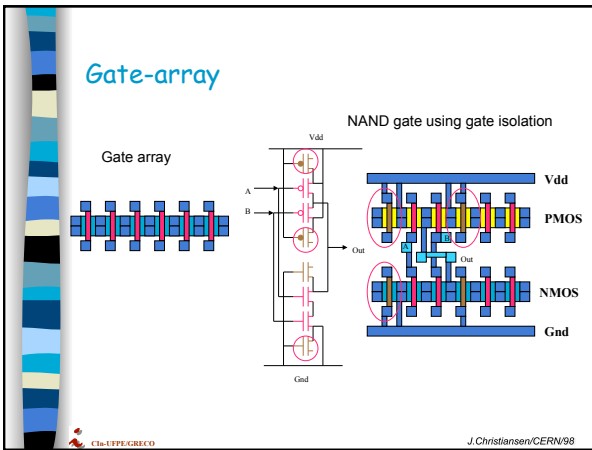
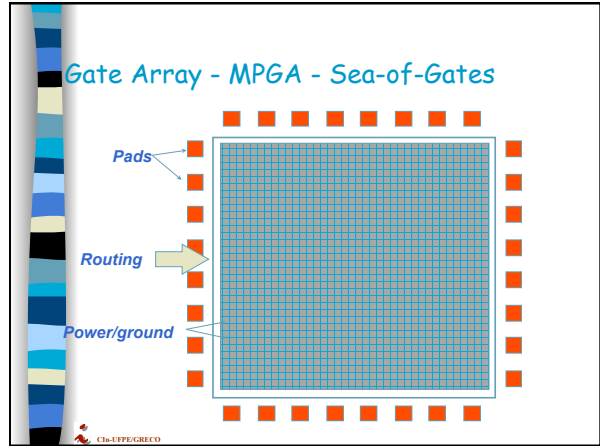
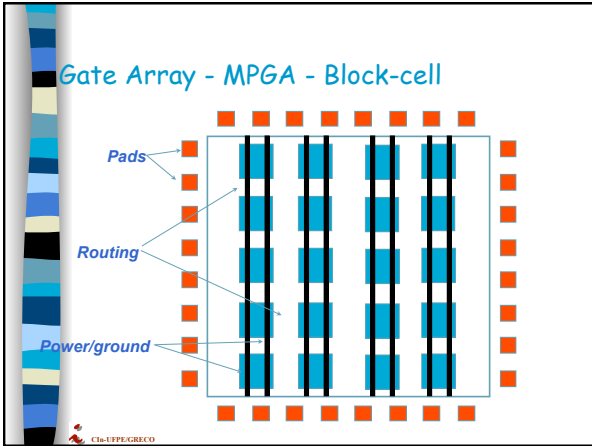
■ A colocação do metal para personalizar o circuito é feito através de um processo de fabricação em uma *Silicon foundry* através de máscaras especiais que vão estabelecer os pontos exatos por onde devem trafegar as conexões (redes).

### ■ Estilos de Gate Array (MPGA)

- Row-cell (baseado em canal)
- Block-cell
- Sea-of-gates

## Gate Array - MPGA - Row-cell





### Comparação entre estilos

	FPGA	Gate array	Standard cell	Full custom	Macro cell
Density	Low	Medium	Medium	High	High
Flexibility	Low (high)	Low	Medium	High	Medium
Analog	No	No	No	Yes	Yes
Performance	Low	Medium	High	Very high	Very high
Design time	Low	Medium	Medium	High	Medium
Design costs	Low	Medium	Medium	High	High
Tools	Simple	Complex	Complex	Very complex	Complex
Volume	Low	Medium	High	High	High

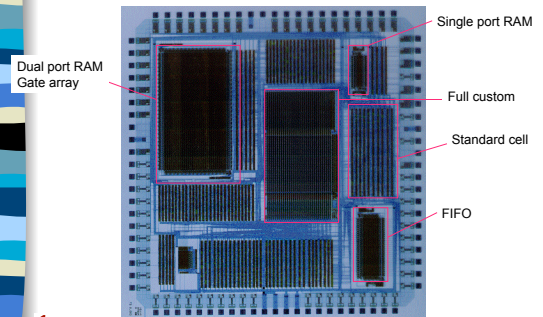


## Dispositivos de alto desempenho

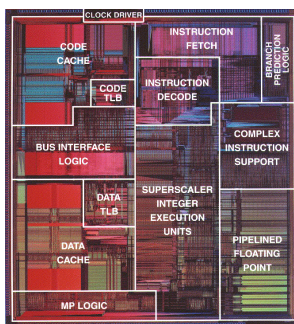
- Muitas vezes no projeto de sistemas que requerem alto desempenho e que deve ser desenvolvido em uma janela de mercado limitado, usa-se vários estilos de projetos juntos, tais como:
  - Full custom para blocos especiais: Adder (data path), etc.
  - Macrocells para blocos padrão: RAM, ROM, etc.
  - Standard-cells para blocos digitais não críticos

## Exemplo:

Um ASIC com mistura de full custom, RAM e standard cells

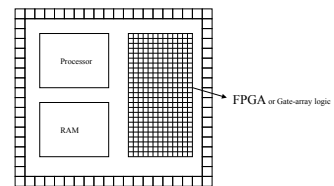


## Exemplo: Processador Pentium



## Novas combinações

- FPGA's com RAM, PCI interface, Processador, ADC, etc.
- Gate arrays com RAM, Processador, ADC, etc.



## Exemplos

FIPSOC - Field Programmable System-on-Chip

- Características:
- Core 8051
  - Células analógicas configuráveis
  - Células digitais configuráveis
  - I/O analógico
  - I/O digital

